

Arquitectura de Computadoras para Ingeniería

(Cód. 7526)
1° Cuatrimestre 2016

Dra. Dana K. Urribarri
DCIC - UNS



Circuitos integrados (continuación)

Dispositivos lógicos programables

- No tienen una función lógica preestablecida
- Es posible controlar las conexiones o almacenar información para definir la lógica a implementar.
- Para poder ser usados necesitan ser *programados*: un procedimiento de hw que determina la función a implementar.

Dispositivos lógicos programables

Tecnologías permanentes

- Fusibles
 - Inicialmente cerrados. Se queman con voltajes superiores a los normales y eso abre la conexión.
- Antifusibles
 - Inicialmente abiertos. Contienen un material no conductor que con voltajes elevados se funde y baja la resistencia cerrando la conexión.
- Programación por máscara
 - La realiza el fabricante durante las últimas fases del proceso de fabricación del chip. Dependiendo de la función a implementar, se realizan o no las conexiones sobre las capas de metal que sirven como conductoras en el chip.

Dispositivos lógicos programables

Tecnologías reconfigurables

- Un dispositivo de almacenamiento de 1 bit que controla un transistor: si el bit está en 1, el transistor cierra el circuito. Si el bit está en 0, el transistor abre el circuito.

Es fácilmente reprogramable, pero necesita alimentación.

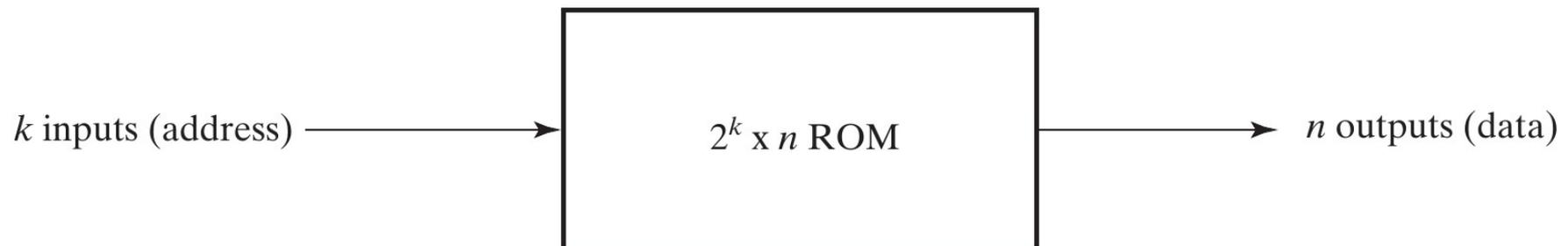
- Basada en transistores *floating-gate* (transistor que tiene una puerta flotante aislada en el interior) conectada de forma capacitiva. Como está aislada permite mantener la carga por largos períodos de tiempo.

Dispositivos lógicos programables

- Read Only Memory (ROM)
- Programmable Logic Array (PLA)
- Programmable Array Logic (PAL[®])
- Field Programmable Gate Array (FPGA)

ROM

- No volátil y permanente.
- La entrada (k bits) especifica la dirección y la salida (n bits) es el dato almacenado en la dirección dada.
- Con k líneas de entradas se pueden especificar 2^k palabras.
- Permitirá especificar 2^k minterminos distintos de n variables. Entonces tenemos 2^{2^n} funciones diferentes.

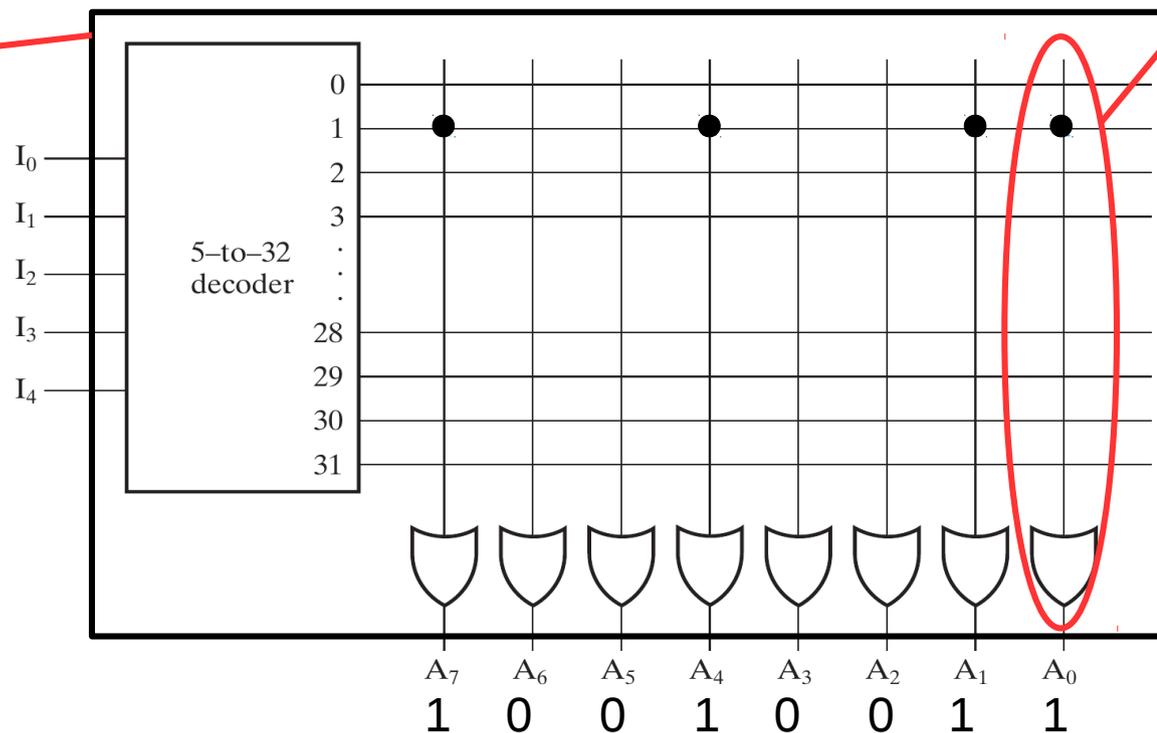


ROM

- Una ROM de $2^k \times n$ tendrá internamente un decoder de k a 2^k y n compuertas OR.
- Cada OR tendrá 2^k entradas conectadas de manera programable a cada salida del decoder.

ROM de 32x8:
32 palabras de 8 bits cada una.

5 líneas de entrada y
8 líneas de salida.



OR de 32
entradas
programables

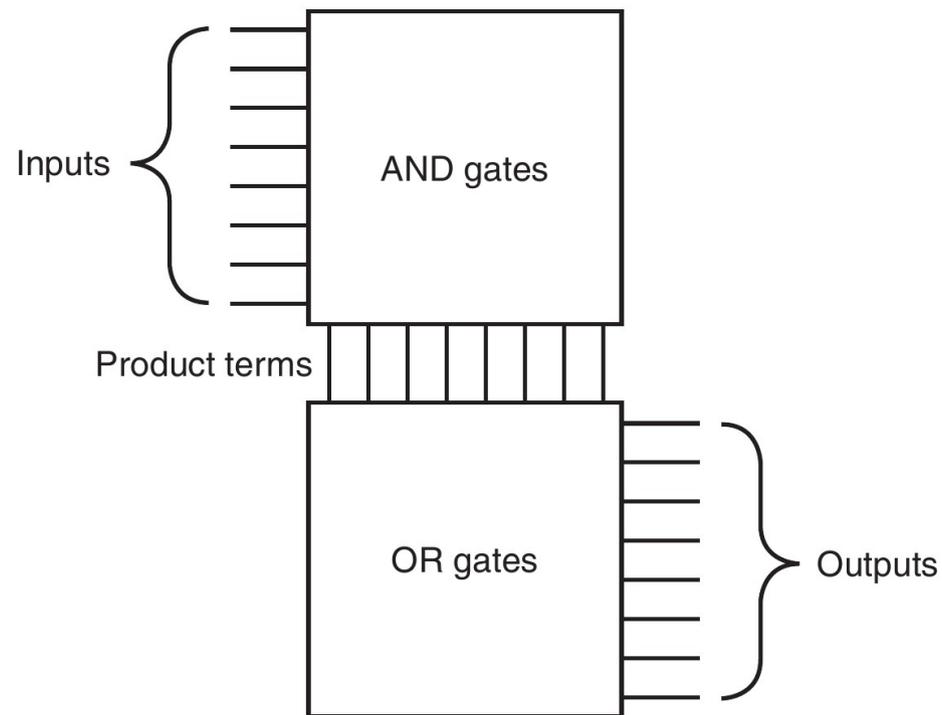
ROM

- Dependiendo de la tecnología de programación:
 - ROM → programación por máscara
 - PROM → programación por fusible o antifusible
 - EPROM → tecnología programable y borrrable usando transistores *floating-gate*
 - EEPROM → tecnología programable y borrrable electrónicamente usando transistores *floating-gate*
 - Memoria FLASH → tecnología programable y borrrable usando (transistores *floating-gate*) con múltiples modos de programación y borrrado.

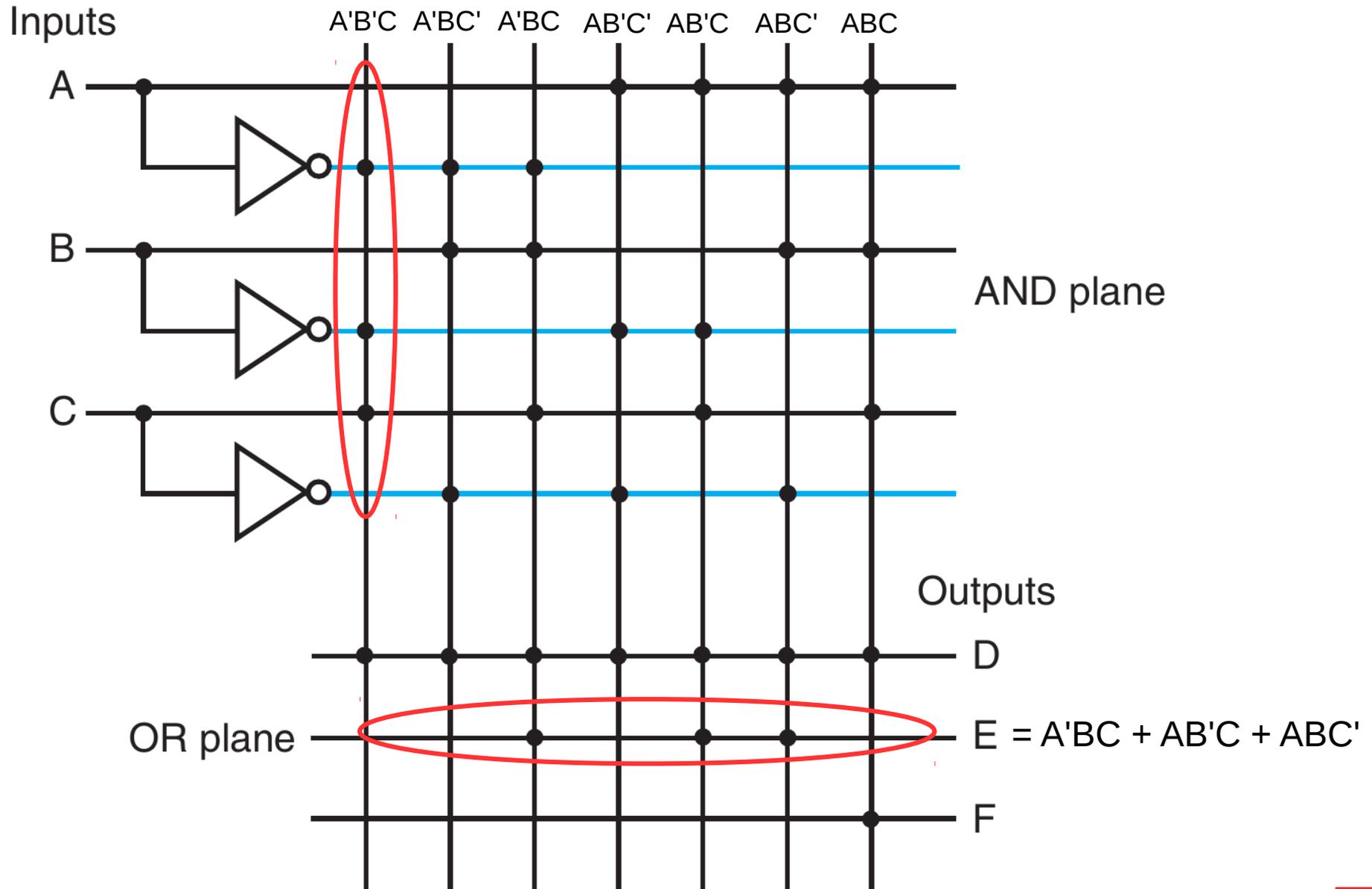
PLA

- Similar a la ROM
- No genera todos los posibles minterminos.
- El decoder se reemplaza por un arreglo de AND que se pueden programar para generar términos productos.
- Los términos productos se conectan selectivamente a compuertas OR para generar la función requerida.

PLA

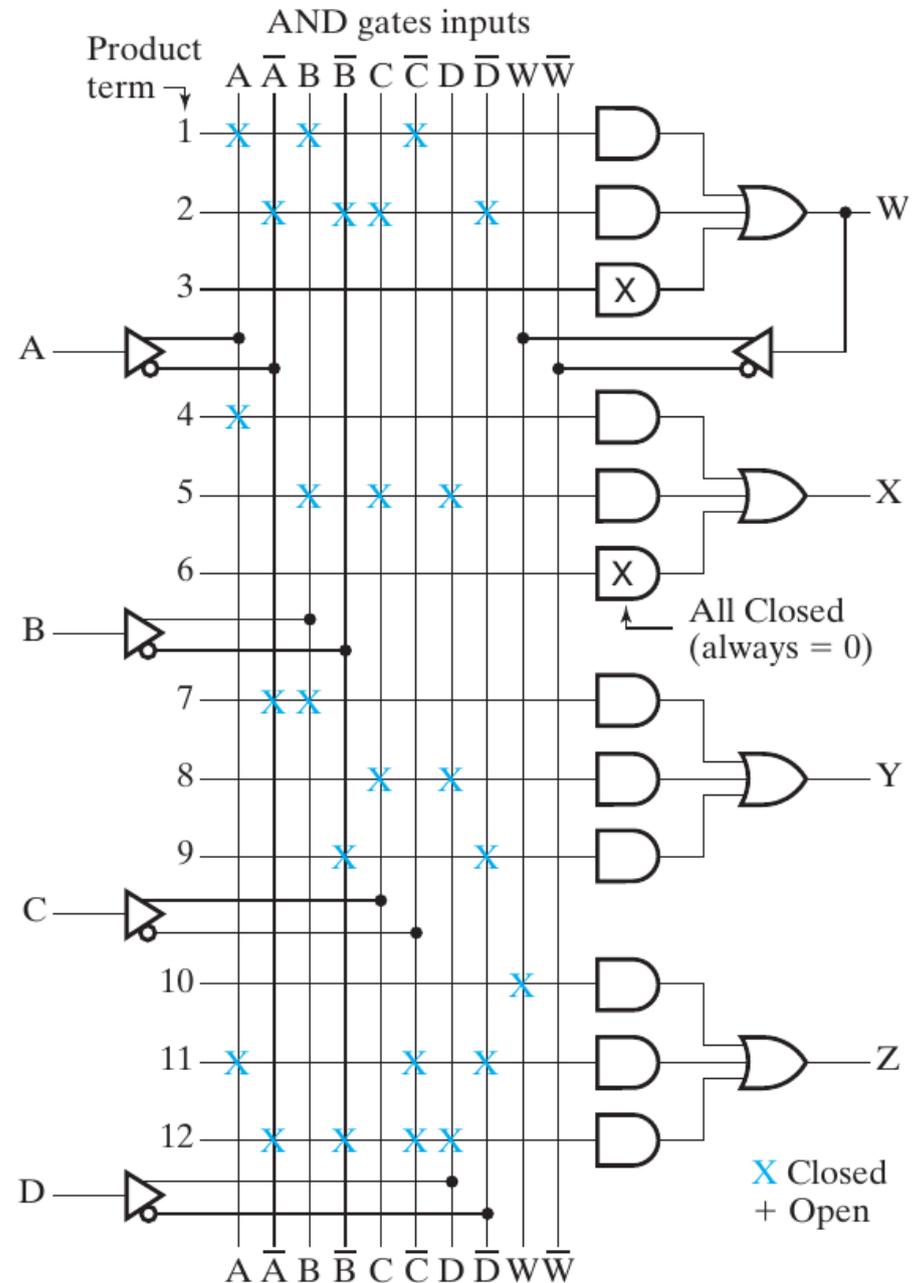


PLA



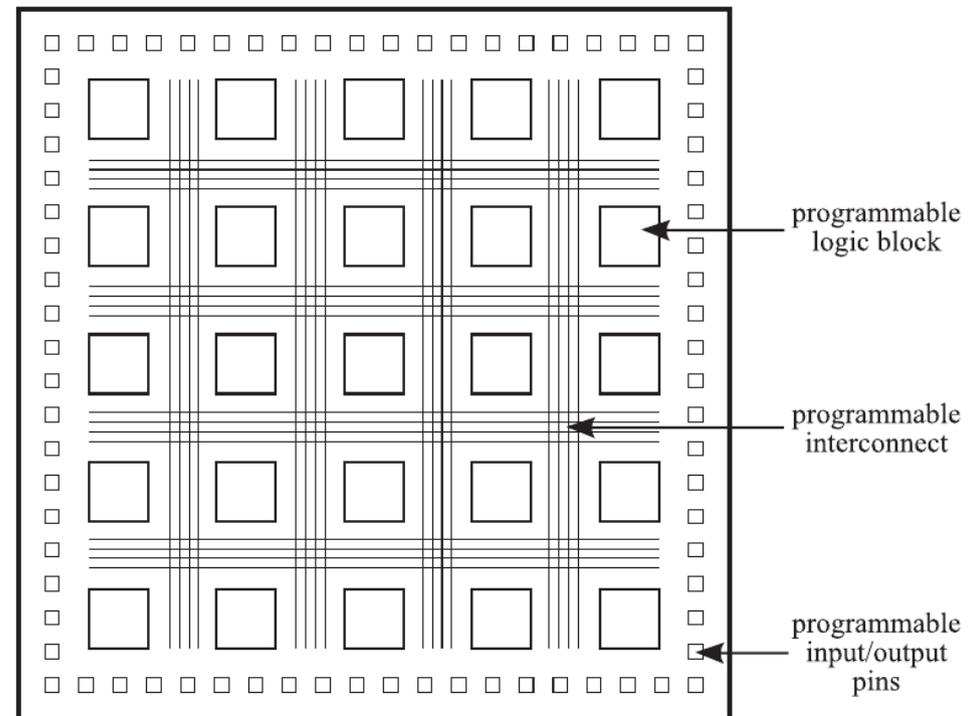
PAL[®]

- Similar al PLA pero no tan flexible.
- El plano de AND es programable.
- El plano de OR es fijo.
- Los minitérminos no se pueden compartir entre múltiples salidas.



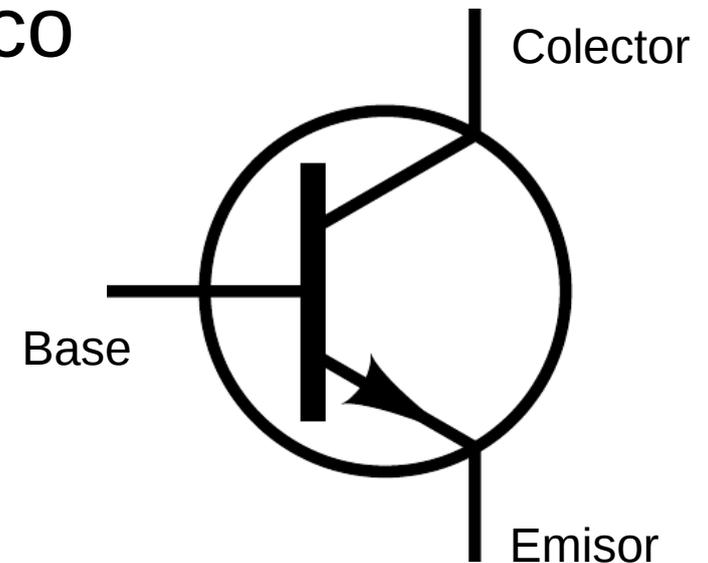
FPGA

- Interconectan elementos básicos para lograr funcionalidad más avanzada.
- Un arreglo 2D de celdas con posibles interconexiones entre ellas.
- Las celdas consisten de tablas de lookup (LUT): una pequeña cantidad de lógica y RAM.
- Configurar el FPGA requiere configurar los bloques de lógica programable y el conexionado.



Transistor bipolar

- El transistor puede operar como un switch rápido.
- Cuando el voltaje en Base está por debajo de cierto valor crítico, el transistor actúa como una resistencia infinita.
- Cuando se excede el valor crítico actúa como un cable que une colector y emisor.



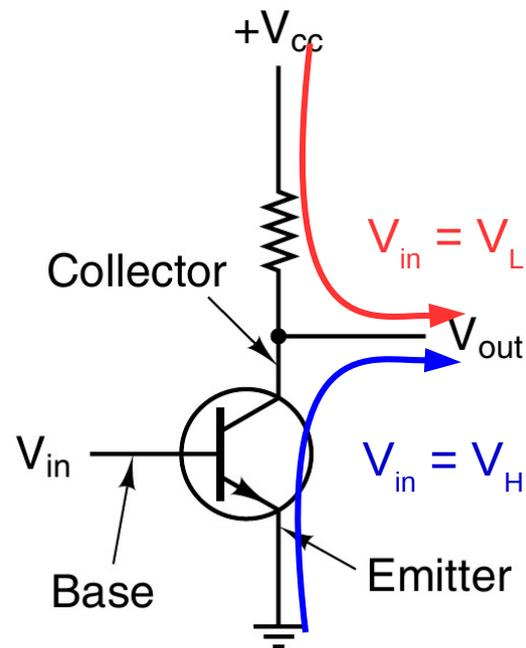
Transistor bipolar

$V_{in} > V_{critico} \rightarrow$ conduce

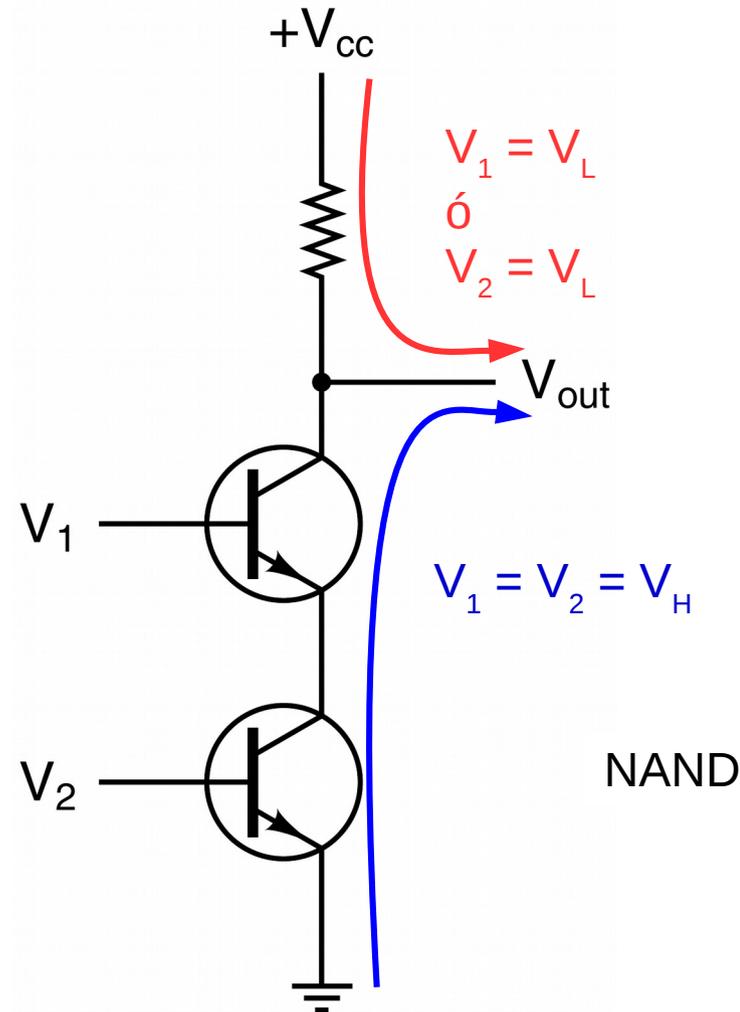
$V_{in} < V_{critico} \rightarrow$ no conduce

$V_H = V_{cc}$

$V_L = V_{Ground}$

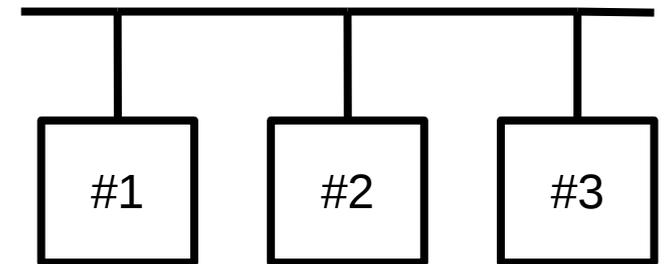


Inversor



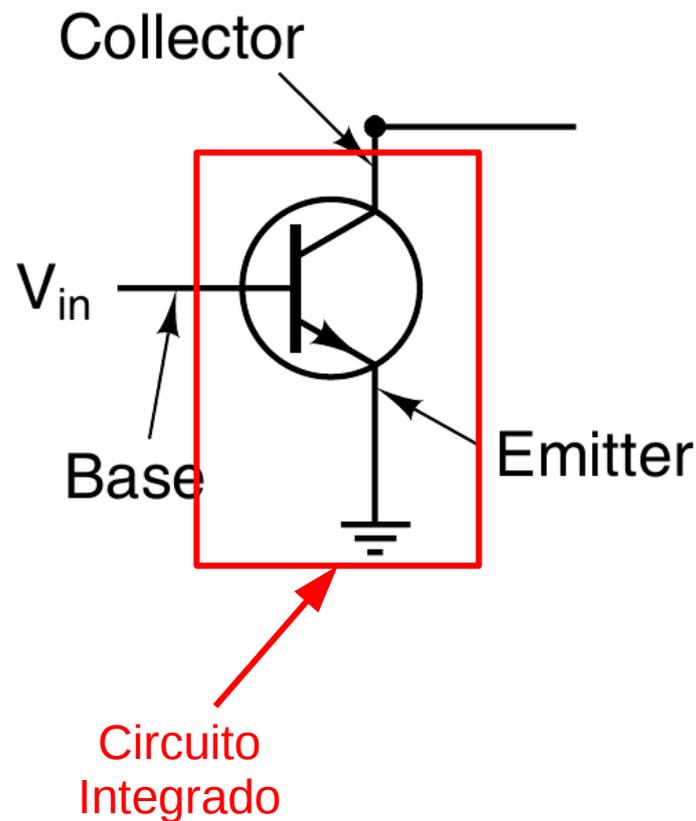
Open Collector

- Hay casos (como la implementación de los buses) en la que es deseable poder unir salidas.
- Para esto es necesario que uno de los niveles predomine sobre el otro para evitar:
 - Niveles de voltajes indefinidos
 - Daños en los circuitos
- Tecnología TTL → Open collector
- Tecnología CMOS → Open drain



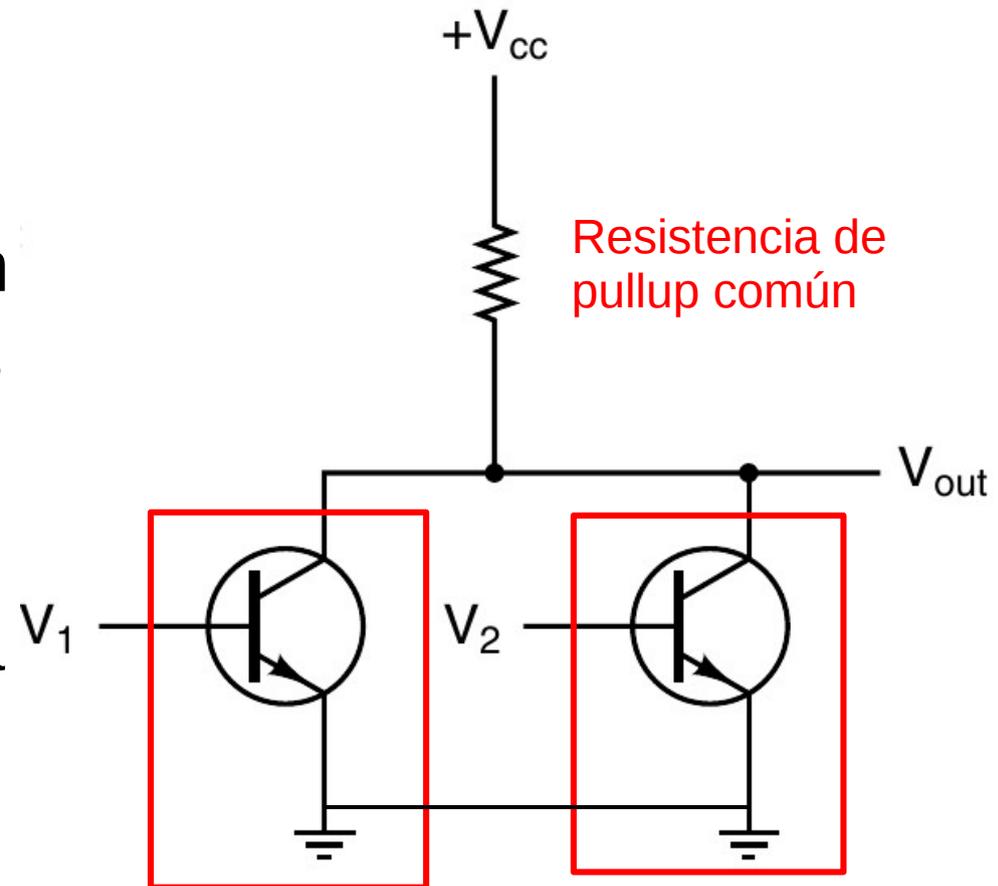
Open Collector

- El emisor está internamente conectado a tierra, pero el colector no está conectado a V_{CC} .



Open Collector

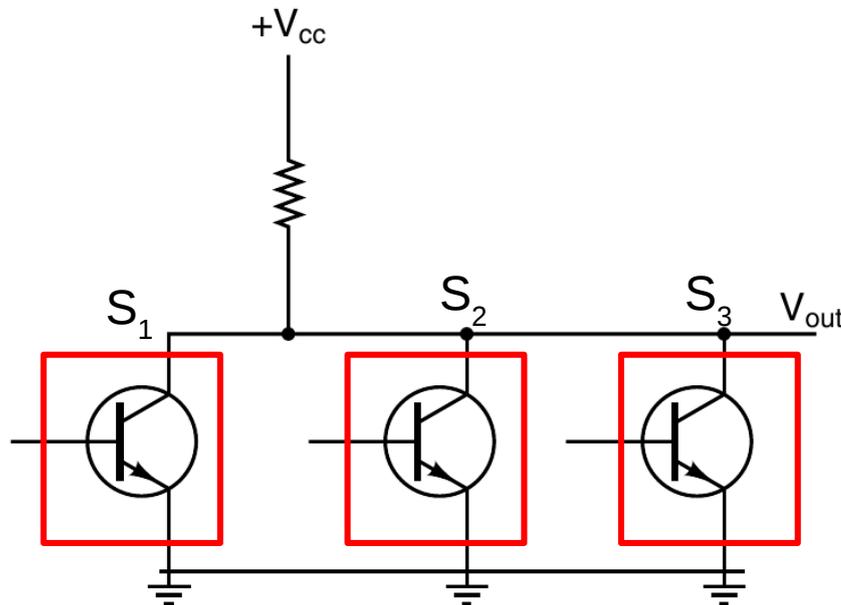
- Esto permite conectar el colector de varias compuertas a una misma resistencia de pullup común.
- Las compuertas solo pueden forzar la salida a V_L o dejarla abierta (*implícitamente, dice V_H*).
- Si ninguna compuerta fuerza V_L la resistencia de pullup conecta la salida a V_{CC} (V_H).



Open Collector

S_1 , S_2 y S_3 son las salidas deseadas para las compuertas.

- Si S_1 , S_2 o S_3 es V_L entonces al menos un transistor está cerrado y $V_{out} = V_L$
- Si $S_1 = S_2 = S_3 = V_H$ entonces todos los transistores están abiertos y $V_{out} = V_H$

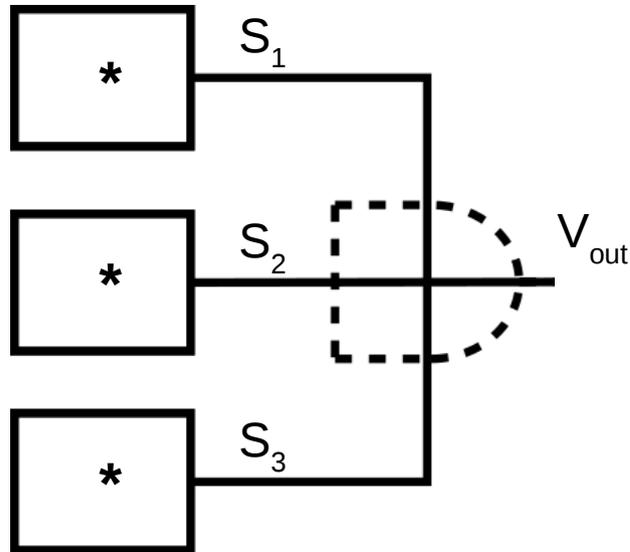


S_1	S_2	S_3	V_{out}
V_L	*	*	V_L
*	V_L	*	V_L
*	*	V_L	V_L
V_H	V_H	V_H	V_H

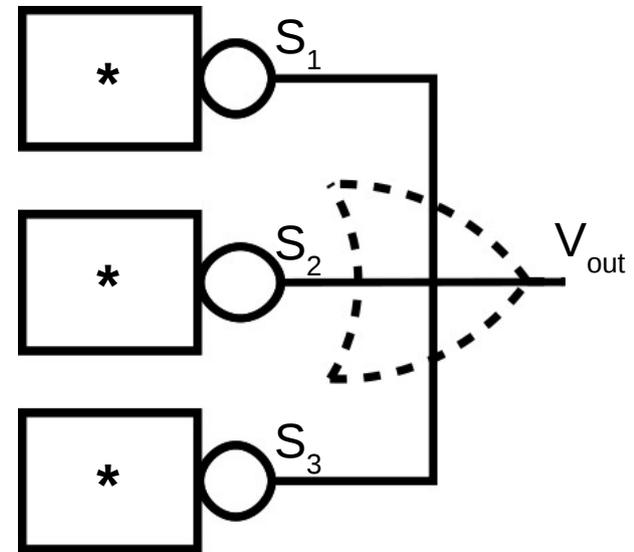
Open Collector

S_1	S_2	S_3	V_{out}
V_L	*	*	V_L
*	V_L	*	V_L
*	*	V_L	V_L
V_H	V_H	V_H	V_H

LP → AND



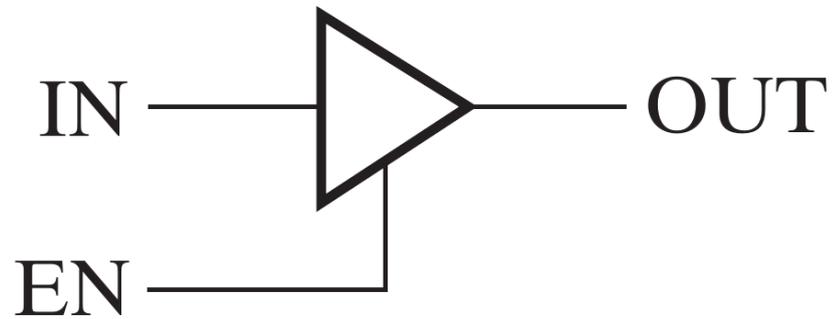
LN → OR



Three state

- En las compuertas convencionales hay solo dos estados V_H y V_L que se corresponden con el 0 y 1 lógicos.
- El tercer estado es el estado de alta impedancia (Hi-Z) en el que
 - La lógica se comporta como un circuito abierto (desconectada)
 - El circuito conectado a la salida de la compuerta three-state no es afectado por la entradas a la compuerta.
- Disponible para cualquier tipo de compuerta.
Común en buffers.

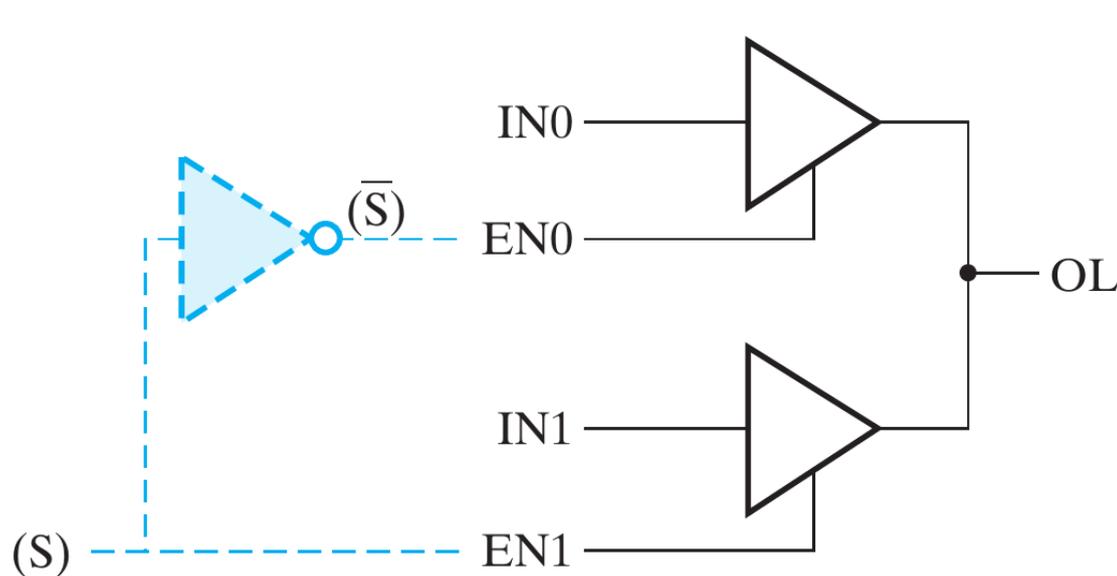
Three state



EN	IN	OUT
0	X	Hi-Z
1	0	0
1	1	1

Three state

Los buffers three-state se puede conectar para generar una línea de multiplexado.



EN1	EN0	IN1	IN0	OL
0	0	X	X	Hi-Z
(S) 0	(\bar{S}) 1	X	0	0
0	1	X	1	1
1	0	0	X	0
1	0	1	X	1
1	1	0	0	0
1	1	1	1	1
1	1	0	1	
1	1	1	0	

Open collector es más tolerante a fallas.

Bibliografía

- Capítulo 3* y 5*. Morris Mano, Kime & Martin. *Logic and computer design fundamentals*. Prentice Hall (5ta Ed. 2015)

Suplementaria

- Apéndice B. David A. Patterson & John L. Hennessy. *Computer Organization and Design. The Hardware/Software Interface*. Elsevier. (5ta Ed. 2014)

* no completos